

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-282628

(43)Date of publication of application : 15.10.1999

(51)Int.Cl. G06F 3/037  
G09G 3/20  
G09G 3/22  
H01J 31/12

(21)Application number : 10-087125 (71)Applicant : CANON INC

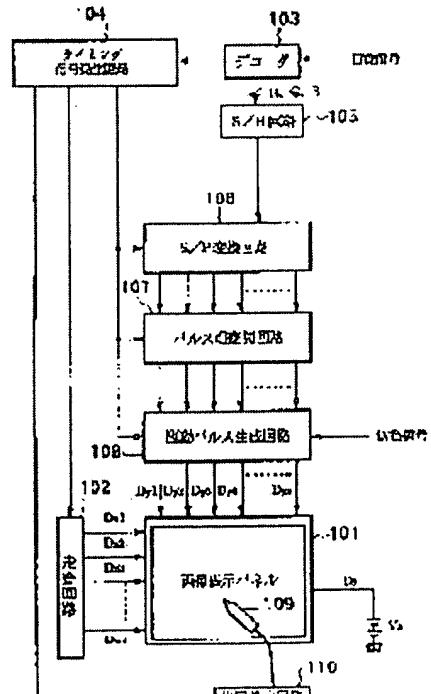
(22)Date of filing : 31.03.1998 (72)Inventor : MORI MAKIKO  
ABE NAOTO

## (54) DISPLAY DEVICE, COORDINATE INPUT DEVICE, METHOD AND SYSTEM APPLIED TO THE DISPLAY DEVICE AND STORAGE MEDIUM

### (57)Abstract:

PROBLEM TO BE SOLVED: To make it possible to detect indicated positions even when pixels collected in each line sequence or the like are simultaneously driven and displayed.

SOLUTION: A scanning circuit 102 turns one of plural lines to a driven state and remaining lines to a non-driven state. A pulse width modulation circuit 107 generates pulse width modulation signals for respective columns based on an inputted image signal. A driving pulse generation circuit 108 supplies inherent and timeseries pattern signals to light emitting elements in respective columns of the driven line and then supplies pulse width modulated image signals. A light receiving element is formed on the tip of a touch pen 109. Thus a coordinate position in the column direction is detected in accordance



with which column has inherent pattern coincident with a light receiving pattern to be time-sequentially changed so as to coincide with a light receiving pattern of the light receiving element.

---

#### LEGAL STATUS

[Date of request for examination] 26.02.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-282628

(43)公開日 平成11年(1999)10月15日

(51)Int.Cl. <sup>6</sup>	識別記号	F I	
G 0 6 F 3/037	3 3 0	G 0 6 F 3/037	3 3 0 E
G 0 9 G 3/20	6 9 1	G 0 9 G 3/20	6 9 1 B
3/22		3/22	H
H 0 1 J 31/12		H 0 1 J 31/12	C

審査請求 未請求 請求項の数17 O.L (全 21 頁)

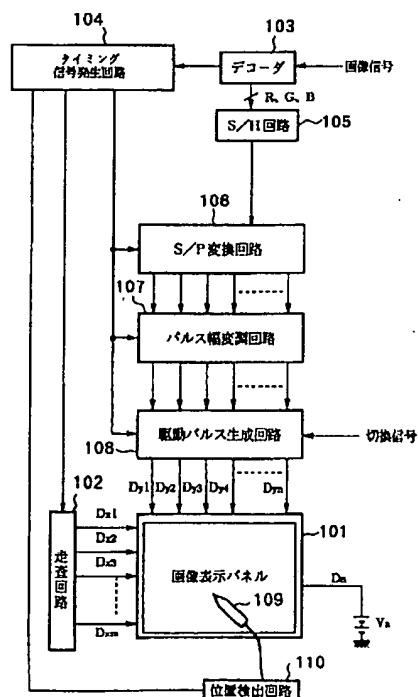
(21)出願番号	特願平10-87125	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成10年(1998)3月31日	(72)発明者	森 真起子 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72)発明者	阿部 直人 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人	弁理士 大塚 康徳 (外2名)

(54)【発明の名称】 表示装置及び該表示装置に適用した座標入力装置及び方法、及びシステム及び記憶媒体

(57)【要約】

【課題】 ライン順次等、まとまった画素を同時に駆動表示する場合でも指示位置を検出することが可能になる。

【解決手段】 走査回路102は1つのライン(行)を駆動状態にし、残りを非駆動状態にする。そして、入力した画像信号に基づくパルス幅変調信号をパルス幅変調回路107が各列に対して生成する。駆動パルス生成回路108は、駆動状態になっておるラインの各列の発光素子について、固有且つ時系列なパターン信号を供給し、その後で、パルス幅変調された画像信号を供給する。タッチペン109の先端には受光素子が設けられている。本発明は、この受光素子による受光パターンに一致する時系列に変化する受光パターンがどの列の固有パターンに一致するかで列方向の座標位置を検出する。



## 【特許請求の範囲】

【請求項1】 時間的な発光変異パターンを検出することで表示画面上の所望とする座標位置を指定する座標入力装置に使用される表示装置であって、  
与えられた画像信号に基づいて表示する第1の表示手段と、  
該第1の表示手段による表示駆動タイミングとは異なるタイミングで、前記表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示手段とを備えることを特徴とする表示装置。

【請求項2】 前記第2の表示手段は、1表示ラインに対して各画素位置に対する固有情報に対応した発光変異パターンを表示することを特徴とする請求項第1項に記載の表示装置。

【請求項3】 前記第2の表示手段は、前記第1の表示手段で表示する画像中の1つの表示画素に対して発光すべき発光量から、当該画素位置を特定するための固有情報に対応した発光変異パターンの発光量を減じて表示することを特徴とする請求項第1項又は第2項に記載の表示装置。

【請求項4】 前記発光量は発光時間長に対応することを特徴とする請求項第3項に記載の表示装置。

【請求項5】 前記発光量は発光強度に対応することを特徴とする請求項第3項に記載の表示装置。

【請求項6】 前記第1、第2の表示手段は、行列状に配置された冷陰極電子放出素子群を含むことを特徴とする請求項第1項乃至第5項のいずれかに記載の表示装置。

【請求項7】 前記冷陰極電子放出素子は表面伝導型電子放出素子で構成されることを特徴とする請求項第6項に記載の表示装置。

【請求項8】 前記発光変異パターンは、隣接する表示画素位置間での差が小さいパターンであることを特徴とする請求項第1項乃至第7項に記載の表示装置。

【請求項9】 前記発光変異パターンは、画素位置に対応する固有情報に対応した情報をグレイコードで表したパターンであることを特徴とする請求項第8項に記載の表示装置。

【請求項10】 前記発光変異パターンは、画素位置に対応する固有情報に対応した情報をグレイコードで表したパターンであり、更にフレーム毎に点灯・消灯を反転することを特徴とする請求項第9項に記載の表示装置。

【請求項11】 前記発光変異パターンは、画素位置に対応する固有情報に対応した情報をグレイコードで表したパターンであり、更に連続して前記グレイコードで表したパターンの点灯・消灯を反転した発光変異パターンを付加したことを特徴とする請求項第9項に記載の表示装置。

【請求項12】 時間的な発光変異パターンを検出する

ことで表示画面上の所望とする座標位置を指定する座標入力装置に使用される表示装置の駆動方法であって、  
与えられた画像信号に基づいて表示する第1の表示工程と、

該第1の表示工程による表示駆動タイミングとは異なるタイミングで、前記表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示工程とを備えることを特徴とする表示装置の駆動方法。

【請求項13】 与えられた画像信号に基づいて表示画面に表示する第1の表示手段と、該第1の表示手段による表示駆動タイミングとは異なるタイミングで、表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示手段とを備える表示装置の前記表示画面上の指示位置を検出する座標入力装置であって、

前記表示画面上の所望とする位置を指定した場合に、当該指定位置における発光状態を時系列に検出する受光手段と、

該受光手段で受光された時系列な受光状態における前記第2の表示手段で表示されるタイミングの発光状態を抽出する抽出手段とを備え、

該抽出手段で抽出された発光状態のパターンを前記発光変異パターンとして検出することで前記受光手段で受光した前記表示画面上での位置を検出することを特徴とする座標入力装置。

【請求項14】 与えられた画像信号に基づいて表示画面に表示する第1の表示手段と、該第1の表示手段による表示駆動タイミングとは異なるタイミングで、表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示手段とを備える表示装置の前記表示画面上の指示位置を検出する座標入力装置の制御方法であって、

前記表示画面上の所望とする位置を指定した場合に、当該指定位置における発光状態を時系列に検出する受光工程と、

該受光工程で受光された時系列な受光状態における前記第2の表示手段で表示されるタイミングの発光状態を抽出する抽出工程とを備え、

該抽出工程で抽出された発光状態のパターンを前記発光変異パターンとして検出することで前記受光工程で受光した前記表示画面上での位置を検出することを特徴とする座標入力装置の制御方法。

【請求項15】 与えられた画像信号に基づいて表示画面に表示する第1の表示手段と、該第1の表示手段による表示駆動タイミングとは異なるタイミングで、表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示手段とを備える表示装置接続し、コンピュータが読み込み実行することで前記表示画面上の指示位置を検出する座標

入力装置として機能するプログラムコードを格納した記憶媒体であって、前記表示画面上の所望とする位置を指定した場合に、当該指定位置における発光状態を時系列に検出する受光手段と、該受光手段で受光された時系列な受光状態における前記第2の表示手段で表示されるタイミングの発光状態を抽出する抽出手段としてのプログラムコードを備え、該抽出手段で抽出された発光状態のパターンを前記発光変異パターンとして検出することで前記受光手段で受光した前記表示画面上での位置を検出することを特徴とする記憶媒体。

【請求項16】表示装置、及び該表示装置の表示画面上の所望とする位置を指示する位置指示手段を有する座標入力装置とを備える情報処理システムであって、前記表示装置は、

与えられた画像信号に基づいて表示する第1の表示手段と、

該第1の表示手段による表示駆動タイミングとは異なるタイミングで、

前記表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示手段とを備え、

前記座標入力装置は、

前記位置指示手段で指示した表示画面上の位置における発光状態を時系列に検出する受光手段と、

該受光手段で受光された時系列な受光状態における前記第2の表示手段で表示されるタイミングの発光状態を抽出する抽出手段とを備え、

該抽出手段で抽出された発光状態のパターンを前記発光変異パターンとして検出することで前記受光手段で受光した前記表示画面上での位置を検出することを特徴とするシステム。

【請求項17】表示装置、及び該表示装置の表示画面上の所望とする位置を指示する位置指示手段を有する座標入力装置とを備える情報処理システムの制御方法であって、

前記表示装置では、

与えられた画像信号に基づいて表示する第1の表示工程と、

該第1の表示工程による表示駆動タイミングとは異なるタイミングで、

前記表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示工程とを備え、

前記座標入力装置では、

前記位置指示手段で指示した表示画面上の位置における発光状態を時系列に検出する受光工程と、

該受光工程で受光された時系列な受光状態における前記第2の表示工程で表示されるタイミングの発光状態を抽

出する抽出工程とを備え、

該抽出工程で抽出された発光状態のパターンを前記発光変異パターンとして検出することで前記受光手段で受光した前記表示画面上での位置を検出することを特徴とするシステムの制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表示装置及び該表示装置に適用した座標入力装置及び方法、及びシステム及び記憶媒体に関するものである。

【0002】

【従来の技術】従来、CRTなどの表示装置の表示画面上の所望とする位置を指定し、その紙定位置を検出する技術としてはライトペンが存在する。CRTでは点順次走査を行っているから、ある一瞬には画面上の1点しか発光していないため、その発光点を検出することでx、y座標が一義的に求めることができる。

【0003】

【発明が解決しようとする課題】ところが、点順次ではなく、線（ライン）順次等、ある程度のまとまった画素を同時に駆動し表示するような表示装置の場合には、これまでのライトペンでは座標を検出することはできない。

【0004】

【課題を解決するための手段】本発明はライン順次等、まとまった画素を同時に駆動表示する場合でも指示位置を検出し得る表示装置及び該表示装置に適用した座標入力装置及び方法、及びシステム及び記憶媒体を提供しようとするものである。

【0005】この課題を解決するため、例えば本発明の表示装置は以下の構成を備える。すなわち、時間的な発光変異パターンを検出することで表示画面上の所望とする座標位置を指定する座標入力装置に使用される表示装置であって、与えられた画像信号に基づいて表示する第1の表示手段と、該第1の表示手段による表示駆動タイミングとは異なるタイミングで、前記表示画面上の位置を特定する固有情報に対応した発光変異パターンでもって複数の画素位置を表示する第2の表示手段とを備える。

【0006】

【発明の実施の形態】本実施形態で用いるライン単位の駆動表示を行う画像表示装置としては、本願出願人が既に提案している特開昭64-31332において開示される表面伝導型放出素子で構成するマルチ電子源を用いて説明する。表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。画像表示装置の各画素と、表面伝導型放出素子が1対1対応しており、この画素には、赤（R）の画素、青（B）の画素、緑（G）の画素がある。そのため、表面伝導型放出

素子にも、赤の画素に対応する表面伝導型放出素子、青の画素に対応する表面伝導型放出素子、緑の画素に対応する表面伝導型放出素子がある。表面伝導型放出素子に選択電圧を印加すれば、それに対応する画素が光を発することになる。よって、画像処理して複数の表面伝導型放出素子を選択すれば、C R T型画像表示装置のように電子を偏向させることなく、画像表示ができる。マルチ電子源上の複数の表面伝導型放出素子を選択するときは、各素子に接続している列方向配線あるいは行方向配線に選択電圧を印加する。

【0007】尚、以下で説明する第1～第5の実施形態では、1つの表面伝導型放出素子がR G Bのうちの1画素に対応するカラー画像表示装置について説明するが、本発明の画像表示装置の技術思想に基づく装置なら、どのような装置（例えばモノクロ画像装置）に適用してもよい。さらに、マルチ電子源を構成する冷陰極素子には、表面伝導型放出素子だけでなく、他の高速応答性のよい素子にも適用することができる。

【0008】また、第1～第5の実施形態では、行方向配線に走査電圧を印加し、列方向配線に変調電圧を印加するように説明するが逆であっても良い。

【0009】【第1の実施形態】以下、本発明に係る実施形態を添付図面を参照して説明する。

【0010】図1は、本実施形態における画像表示装置の駆動ブロック図である。同図において、101は表面伝導型放出素子を用いた画像表示パネルで、端子D x 1からD x mおよびD y 1からD y nを介して外部の電気回路と接続されている。また画像表示パネル101上の高圧端子D aは外部の高圧電源V aに接続され放出電子を加速する内部の加速電極に接続されている。このうち端子D x 1からD x mには前述のパネル内に設けられているマルチ電子ビーム源すなわちM行N列の行列状にマトリックス配線された表面伝導型放出素子群を1行ずつ順次駆動してゆくための走査信号が印加される。一方、端子D y 1からD y nには前記走査信号により選択された一行の表面伝導型放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。本実施形態では、走査信号は負極性とし、変調信号を正極性とした。走査信号と変調信号が同時に印加された素子が、その時間だけ点灯する。

【0011】次に、走査回路102について説明する。同回路は、内部にm個のスイッチング素子を備えるもので、各スイッチング素子は、選択電圧V sと非選択電圧V n sのいずれか一方を選択し、表示パネル101の端子D x 1～D x mと電気的に接続するものである。このとき、選択電圧V sを、図示せぬ直流電圧源V xの出力電圧とし、非選択電圧V n sを0[V]（グランドレベル）とする。各スイッチング素子は、タイミング信号発生回路104（後述）が出力する制御信号に基づいて動作するものだが、実際にはたとえばF E Tのようなスイ

ッチング素子を組み合わせる事により容易に構成する事が可能である。

【0012】尚、前記直流電圧源V xは、本実施形態の場合には図20で示した表面伝導型放出素子の特性（電子放出しきい値電圧が8[V]）に基づき、-7[V]の一定電圧を出力するよう設定されている。

【0013】次に、画像信号の流れについて説明する。入力されたコンポジット画像信号をデコーダ103で3原色（R G B）の輝度信号及び水平、垂直同期信号（H \_SYNC, V \_SYNC）に分離する。タイミング信号発生回路104ではH \_SYNC, V \_SYNC信号に同期した各種タイミング信号を発生させる。R G B輝度信号はS/H回路105において適当なタイミングでサンプリングされ保持される。保持された信号はシリアルパラレル（S/P）変換回路106で画像形成パネルの各蛍光体の並びに対応した順番に並んだパラレル信号に変換される。

【0014】続いてパルス幅変調回路107で画像信号強度に対応したパルス幅を持つパルスが生成される。108は駆動パルス生成回路で、パルス幅変調回路107から入力した駆動パルスに、各列方向配線に対応した列情報信号を付加することにより、全ての列の列方向配線のパルスパターンを保持する。詳細は後述するが、駆動パルス生成回路は、第1の段階では各列D y 1～D y nそれぞれに対して異なるパルスパターン信号で各列を駆動し、その後の第2段階でパルス幅変調回路107からの各列に対応するパルス幅変調信号を出力する。そして、タイミング信号発生回路104から出力されるタイミング信号により、それぞれの列に対して作成したパルスの期間だけ、表示パネルの端子D y 1ないしD y nを通じて表示パネル101内の表面伝導型放出素子に印加する。

【0015】109は、光センサを内蔵したタッチペンであり、操作者が画像表示パネルの任意の点を指すのに用いる。タッチペン109は、光センサが光を感知するとそれに対応した電気信号を発生する。110は位置検出回路で、タッチペン109の出力信号から、列情報信号部分だけを抜き出して、列情報を得るとともに、タイミング信号発生回路104の発する水平、垂直同期信号（H \_SYNC, V \_SYNC）をもとに、行情報を得る。

【0016】上記構成において、垂直方向（Y軸方向）のタッチペン109の指示位置は光を検出した行（ライン）が特定できれば良く、これら走査回路102により選択された行と一致するので簡単に検出できる。水平方向（X軸方向）のタッチペン109の指示位置の検出は、駆動パルス生成回路108が、入力画像信号によるパルス幅信号を供給するのに先立って出力する各列固有のパターンを検出することで行う。

【0017】以下、この原理を図2を用いて説明する。

同図は、操作者がタッチペン109を使って2行47列の素子を指している状態で、1行目から3行目が走査される時間の信号を示しており、n本の列のうちの特に第46～48列の信号を抜き出している。

【0018】信号(a)は、タイミング信号発生回路104の発する垂直同期信号(V\_SYNC)であり、画面全体のスクロールについて1回発せられる。信号

(b)は、タイミング信号発生回路104の発する水平同期信号(H\_SYNC)であり、1行の走査毎に1回発せられる。従って、垂直同期信号でリセットし、水平同期信号によってインクリメントするカウンタを設け、タッチペン109で受光したタイミングでこのカウンタに保持されている値を調べることで指示された位置のY座標を求めることができる。信号(c)は、動作クロックである。

【0019】信号(d)～(f)は、走査回路102から出力される走査信号のうち、第1～3行に対応する信号である。本実施形態では、対応する列の走査タイミングに同期して、H\_SYNCの立ち下がりと同時に立ち下がり、負の選択電圧Vsを該当する列方向配線に印加し、以下に説明する最長のPWMパルスが立ち下がる以降かつ次の行のH\_SYNCの立ち下がり以前に立ち上がる。

【0020】信号(g)～(i)は、パルス幅変調回路107から出力されるPWM信号のうち、第46～48列に対応する信号である。本実施形態では、H\_SYNCの立ち下がりから動作クロック(C)のクロック数で(以降略す)12クロック遅れて立ち上がり、S/P変換回路106から与えられる画像信号に対応した時間のパルス長を持つようなパルスが作られる。12クロック遅れてパルス幅変調回路107からの信号を出力するには、12クロック分の時間内に各列を特定するためのパターン信号を出力するからである。

【0021】信号(j)～(i)がこのパターン信号と駆動パルス生成回路108から出力される列情報付きPWM信号を示している。図示では、第46～48列に対応する信号のみを示しているが他の列について、パターン信号が異なるものの同じタイミングで信号が供給される。本実施形態では、H\_SYNCの立ち下がりから12クロックの間に、12ビットの列情報信号を挿入している。12クロックを12ビットと見なして各列固有のパターン信号(以下、列情報信号という)を発生する。2進デジタル信号であるからこの例では最大4096列分の列情報信号を作ることができる。画像表示パネルの列方向配線の本数nによって、このデジタル信号のビット数は最適に選択することは言うまでもない。

【0022】尚、駆動パルス生成回路108は、列情報信号を付加したことにより、その素子の発光時間が増えるので、その時間に対応した時間だけ、パルス幅変調回路107から入力されるPWM信号の立ち下がりタイミ

ングを早める。信号(j)に示された例では、46を表す2進数は101110で、4クロック分発光するので、画像信号に対応するPWM信号の立ち下がりを4クロック分早める。

【0023】従って、同じ画像信号を表示する場合でも、その列の列情報信号を示すデジタルデータによっては、PWMの立ち下がりタイミングが異なる場合がある。この様子を、同図の信号(k)と(l)の3行目(3ライン目)の信号が示している。

【0024】また、その列の列情報信号を示すデジタルデータの発光クロック数が、画像信号によって規定される発光クロック数よりも多かった場合、駆動パルス生成回路108は、入力される切換信号によって動作を切り変える。

【0025】切換信号がHレベルのときは、その素子の駆動パルスは発生しない。この様子を、同図の信号(j)の2行目(ライン目)の信号が示している。列情報信号に対応する部分について駆動してしまうと、黒レベルが上がってしまうからである。この場合、黒レベルに近い画像信号が与えられた素子を操作者がタッチペン109で指している場合には、位置情報を得られない。但し、一般に知られているライトペンでも非表示画像領域を指示している場合には同様の問題を持っており、しかも、実際に表示される画像の或る箇所が長い間表示されることはごくまれであることはライトペンの技術が物語っているし、実用上の問題はない。

【0026】一方、切換信号がLレベルのときは、全ての場合において列情報信号を出力する。この場合、黒レベルが列情報分だけ明るくなってしまう。この2種類をその時の需要に応じて操作者が切り替えるようにしてもよい。

【0027】信号(m)は、光センサが感知した光信号である。ここでは操作者がタッチペン109で行47列の素子を指しているものとしているので、その素子の駆動パルス信号(列情報+画像信号に応じたパルス幅信号)と同じ信号が outputされる。この信号が光電変換され、位置検出回路110に入力される。

【0028】信号(n)は、タッチペン109から入力される信号から、列情報信号だけを取り出すために、タイミング信号発生回路104から位置検出回路110に供給される列情報取り出しマスク信号である。この信号は、H\_SYNCの立ち下がりと同時に立ち上がり、12クロック後に立ち下がる。

【0029】信号(m)と信号(n)をANDすることにより、操作者がタッチペン109で指しているところの列情報信号だけが取り出され、列情報信号(o)となる。このシリアル信号から、操作者がタッチペン109で指している素子は第47列であることが分かる。

【0030】信号(p)は、位置検出回路110に内蔵されている行番号カウンタ(不図示)のカウント値で、

タイミング信号発生回路104から位置検出回路110に供給されるV\_SYNCの立ち下がりでリセットされ、H\_SYNCの立ち下がりでカウントアップされる。信号(o)が発生したときのカウンタ値が、操作者がタッチペン109で指している素子の行番号になる。

【0031】このようにして、タッチペン109が指している素子の行番号および列番号を知ることができるので、正確に、画像表示装置上の位置を求めることができる。

【0032】<表示パネルの構成と製造法>次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0033】図12は、実施形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0034】図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、1005～1007により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摄氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。

【0035】リアプレート1005には、基板1001が固定されているが、該基板上には冷陰極素子1002がN×M個形成されている。(N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい。本実施形態においては、N=3072、M=1024とした。)前記N×M個の冷陰極素子は、M本の行方向配線1003とN本の列方向配線1004により単純マトリクス配線されている。前記、1001～1004によって構成される部分をマルチ電子ビーム源と呼ぶ。なお、マルチ電子ビーム源の製造方法や構造については、後で詳しく述べる。

【0036】本実施形態においては、気密容器のリアプレート1005にマルチ電子ビーム源の基板1001を固定する構成としたが、マルチ電子ビーム源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1001自体を用いてもよい。

【0037】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施形態はカラー表示装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図13(a)に示すようにストライプ状に塗り分けられ、蛍

光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0038】また、3原色の蛍光体の塗り分け方は前記図13(a)に示したストライプ状の配列に限られるものではなく、たとえば図13(b)に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0039】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0040】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。メタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1008を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1008を励起した電子の導電路として作用させる事などである。メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0041】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0042】また、Dx1～DxmおよびDy1～DynおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線1003と、Dy1～Dynはマルチ電子ビーム源の列方向配線1004と、Hvはフェースプレートのメタルバック1009と電気的に接続している。

【0043】また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばBaを主成分とするゲッター材料をヒーターもしく

は高周波加熱により加熱し蒸着して形成した膜であり、該ゲッターフィルムの吸着作用により気密容器内は $1 \times 10$ マイナス5乗ないしは $1 \times 10$ マイナス7乗[Torr]の真空度に維持される。

【0044】以上、本発明実施形態の表示パネルの基本構成と製法を説明した。

【0045】次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0046】ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッターコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くてしかも均一にする必要があるが、これも面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0047】<表面伝導型放出素子の好適な素子構成と製法>電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0048】<平面型の表面伝導型放出素子>まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図14に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0049】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえば $\text{SiO}_2$ を材料とする絶縁層を積層した基板、などを用いることができる。

【0050】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは $\text{In}_2\text{O}_3 - \text{SnO}_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィー、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0051】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔 $s$ は通常は数百オングストロームから数百マイクロメーターの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するためには好ましいのは数マイクロメーターより数十マイクロメーターの範囲である。また、素子電極の厚さ $d$ については、通常は数百オングストロームから数マイクロメーターの範囲から適当な数値が選ばれる。

【0052】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0053】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。

【0054】具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0055】また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb,などをはじめとする金属や、 $\text{PdO}$ ,  $\text{SnO}_2$ ,  $\text{In}_2\text{O}_3$ ,  $\text{PbO}$ ,  $\text{Sb}_2\text{O}_3$ ,などをはじめとする各種セラミクス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえば $\text{SiO}_2$ を材料とする絶縁層を積層した基板、などを用いることができる。

めとする酸化物や、HfB<sub>2</sub>、ZrB<sub>2</sub>、LaB<sub>6</sub>、CeB<sub>6</sub>、YB<sub>4</sub>、GdB<sub>4</sub>、などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WC、などをはじめとする炭化物や、TiN、ZrN、HfN、などをはじめとする窒化物や、Si、Ge、などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0056】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sq]の範囲に含まれるよう設定した。

【0057】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図14の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0058】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図14においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0059】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0060】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。

【0061】以上、好ましい素子の基本構成を述べたが、実施形態においては以下のような素子を用いた。

【0062】すなわち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔sは2[マイクロメーター]とした。

【0063】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメータ]とした。

【0064】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図15(a)～(d)

は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図14と同一である。

【0065】1)まず、図15(a)に示すように、基板1101上に素子電極1102および1103を形成する。

【0066】形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用ればよい。)その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、同図(a)に示した一対の素子電極(1102と1103)を形成する。

【0067】2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0068】形成するにあたっては、まず同図(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。)

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0069】3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0070】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0071】通電方法をより詳しく説明するために、図16に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順

次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0072】実施形態においては、たとえば10のマイナス5乗[ $t_{orr}$ ]程度の真空雰囲気下において、たとえばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値Vpfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧Vpmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が $1 \times 10$ の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が $1 \times 10$ のマイナス7乗[A]以下になった段階で、フォーミング処理にかかる通電を終了した。

【0073】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔しなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0074】4) 次に、図15(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0075】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。) なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0076】具体的には、10のマイナス4乗ないし10のマイナス5乗[ $t_{orr}$ ]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0077】通電方法をより詳しく説明するために、図17(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧Vacは14[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10

[ミリ秒]とした。なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0078】図15(d)に示す1114は該表面伝導型放出素子から放出される放出電流Ieを捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。) 活性化用電源1112から電圧を印加する間、電流計1116で放出電流Ieを計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流Ieの一例を図17(b)に示すが、活性化電源1112からパルス電圧を印加はじめると、時間の経過とともに放出電流Ieは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流Ieがほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0079】なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0080】以上のようにして、図15(e)に示す平面型の表面伝導型放出素子を製造した。

【0081】<垂直型の表面伝導型放出素子>次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0082】図18は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。

【0083】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、図14の平面型における素子電極間隔sは、垂直型においては段差形成部材1206の段差高さsとして設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、について、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえばSiO<sub>2</sub>のような電気的に絶縁性の材料を用いる。

【0084】次に、垂直型の表面伝導型放出素子の製法について説明する。図19(a)～(f)は、製造工程

を説明するための断面図で、各部材の表記は前記図18と同一である。

【0085】1)まず、図19(a)に示すように、基板1201上に素子電極1203を形成する。

【0086】2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえばSiO<sub>2</sub>をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0087】3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0088】4)次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0089】5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0090】6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。

(図15(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。(図15(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図19(f)に示す垂直型の表面伝導型放出素子を製造した。

【0091】<表示装置に用いた表面伝導型放出素子の特性>以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0092】図20に、表示装置に用いた素子の、(放出電流I<sub>e</sub>)対(素子印加電圧V<sub>f</sub>)特性、および(素子電流I<sub>f</sub>)対(素子印加電圧V<sub>f</sub>)特性の典型的な例を示す。なお、放出電流I<sub>e</sub>は素子電流I<sub>f</sub>に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2つのグラフは各々任意単位で図示した。

【0093】表示装置に用いた素子は、放出電流I<sub>e</sub>に関して以下に述べる3つの特性を有している。

【0094】第一に、ある電圧(これを閾値電圧V<sub>th</sub>と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流I<sub>e</sub>が増加するが、一方、閾値電圧V<sub>th</sub>未満の電圧では放出電流I<sub>e</sub>はほとんど検出されない。

【0095】すなわち、放出電流I<sub>e</sub>に関して、明確な閾値電圧V<sub>th</sub>を持った非線形素子である。

【0096】第二に、放出電流I<sub>e</sub>は素子に印加する電圧V<sub>f</sub>に依存して変化するため、電圧V<sub>f</sub>で放出電流I<sub>e</sub>

eの大きさを制御できる。

【0097】第三に、素子に印加する電圧V<sub>f</sub>に対して素子から放出される電流I<sub>e</sub>の応答速度が速いため、電圧V<sub>f</sub>を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0098】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧V<sub>th</sub>以上の電圧を適宜印加し、非選択状態の素子には閾値電圧V<sub>th</sub>未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0099】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、譜調表示を行うことが可能である。

【0100】<多数素子を単純マトリクス配線したマルチ電子ビーム源の構造>次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0101】図21に示すのは、図12の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、図14で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0102】図21のA-A'に沿った断面を図22に示す。

【0103】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1003、列方向配線電極1004、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003および列方向配線電極1004を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0104】[第2の実施形態]図3は、本発明の第2の実施形態に関わる信号を説明するためのタイムチャートである。本実施形態の装置のブロック図は第1の実施形態と同じであり、各部の機能は同じである。本実施形態が第1の実施形態と異なる点は、列情報を表すデジタルデータが2進コードではなく、グレイコードである点である。2進コードとグレイコードを10進数と対応例を図11に示す。同図に示すように、2進コードの場合は、隣り合う2つのコード間で全てのビットが反転するところもあるのに対し、グレイコードは、全ての隣り合う2つのコード間で1ビットしか違わない。例えば、図

2における信号(k)に示す第47列の列情報信号は000000101111、信号(l)に示す第48列の列情報コードは000000110000であり、5つのビットが反転している。このとき、タッチペン109の光センサが第47列と第48列の境目を指していたり、光センサの絞りが甘くて反応する面積が広かったりすると、両方の素子の発光に反応してしまうことが考えられる。その場合、第47列と第48列の列情報信号のORは、000000111111となり、第63列と誤認してしまう。

【0105】グレイコードを用いれば、図3の信号(k)に示す第47列の列情報信号は000000111000、(l)に示す第48列の列情報コードは00000101000であり、2つの素子の列情報信号を受光してしまっても、第47列と第48列の列情報信号のORは、000000111000となり、第47列の列情報信号として認識され、誤った座標の検出を抑制することができる。つまり、これは全ての隣り合う2つの素子の間でいえるので、誤認の確率を格段に減少させることができる。

【0106】[第3の実施形態]図4は、本発明の第3の実施形態に関わる画像表示装置の駆動方法について説明するためのブロック図である。同図において、101～106は図1で説明したものと同じものである。本実施形態の特徴は、階調表現をパルス幅変調ではなく、振幅変調で行っているところにある。

【0107】S/P変換回路105の出力信号は、振幅変調回路111に入力され、画像信号強度に対応した振幅を持つパルスが生成される。この時、画像信号強度によらず、パルスの長さは等しい。表面伝導型放出素子の電圧-放出電流特性は図20に示すような非線形であり、輝度と放出電流Ieの関係は高圧電源Vaが同じならば比例関係にあるので、画像信号強度に対応する印加電圧を図20から求める。具体的には、ROMなどの記憶装置に変換テーブルをもってもよいし、近似式を求めて、計算してもよい。

【0108】駆動パルス生成回路108は、振幅変調回路111から入力した駆動パルスに各列方向配線に対応した列情報信号を付加することにより、全ての列の列方向配線のパルスパターンを保持する。そのとき、列情報信号と画像信号のパルスの振幅は、ともに振幅変調回路111の出力パルスの振幅を継承する。

【0109】そして、タイミング信号発生回路104から出力されるタイミング信号により、それぞれの列に対して、振幅変調パルスを印加する。

【0110】タッチペン109および位置検出回路110の動作については第1の実施形態と同様である。

【0111】図5は、本実施形態の信号を説明するタイムチャートである。

【0112】信号(a)～(f)は第1、第2の実施形

態と同様である。信号(g)～(i)は、振幅変調回路111から出力される振幅変調信号のうち、第46～48列に対応する信号である。本実施形態では、H\_SYNCの立ち下がりから12クロック遅れて立ち上がり、規定のパルス幅で、S/P変換回路106から与えられる画像信号強度に対応した振幅を持つようなパルスが作られる。

【0113】信号(j)～(l)は、駆動パルス生成回路108から出力される列情報付振幅変調信号のうち、第46～48列に対応する信号である。本実施形態では、H\_SYNCの立ち下がりから12クロックの間に、12bitのグレイコードで列情報信号を挿入している。このとき、列情報信号の振幅も振幅変調回路で決定された振幅をとる。

【0114】更に、第1、第2の実施形態と同様に、駆動パルス生成回路108は、列情報信号の発光時間に対応した時間だけ、振幅変調回路107から入力される振幅変調信号の立ち下がりタイミングを早める。これにより、振幅変調回路111から出力された振幅変調信号の発光時間と駆動電圧の振幅を保ったままで、列情報信号を付加することができる。

【0115】従って、振幅変調回路111から出力される振幅変調信号は立ち下がりはすべて同じだが、列情報信号を示すデジタルデータによっては、振幅変調の立ち下がりタイミングが異なる。

【0116】画像信号強度が0に近いとき、発光しても光センサが感知しない場合がある。このような場合、駆動パルス生成回路108は、入力される切換信号によって動作を切り替える。

【0117】切換信号がHレベルのときは、動作変更をせず、振幅変調回路111によって決定された振幅でその素子の駆動する。

【0118】切換信号がLレベルのときは、画像信号強度による振幅変調信号の振幅が光センサが感知できる既知のレベルの振幅よりも小さいとき、光センサが感知できる規定のレベルの振幅で列情報信号を出力する。この場合、黒レベルが上がってしまうが、全ての場合において、列情報を取得できる。この2種類をその時の需要に応じて切り替える。

【0119】信号(m)～(p)は、第1、第2の実施形態と同様である。

【0120】このようにして、振幅変調の場合にも、タッチペン109が指している素子の行番号および列番号を知ることができるので、正確に、画像表示装置上の位置を求めることができる。

【0121】本実施形態はグレイコードを用いたが、2進コードや、他のデジタルコードでもよい。

【0122】[第4の実施形態]図6は、本発明の第4の実施形態に関わる画像表示装置の駆動方法について説明するためのブロック図である。同図において、101

～106, 111は図4で説明したものと同じものである。本実施形態の特徴は、列情報信号の付加により発光してしまう分の補正をパルス幅の短縮ではなく、印加電圧の調整によって行うことである。

【0123】LUT112は、本来の画像情報表示時間に対する、列情報信号による発光時間の割合を記憶保持する記憶装置である。補正回路113は、S/H回路105によってサンプリングされた画像強度信号を、 $D' = D \times T / (T + t)$

ここで、DはS/H回路105によってサンプリングされた画像強度信号であり、D'は補正後の画像強度信号である。

【0125】列情報信号のデジタルコード体系を決定すれば、列番号によってtは固定であり、Tはシステムによって決まるため、 $T / (T + t)$ は列番号に固有の値になるので、この値をLUT112に保持し、補正回路113は内蔵の積算器を用いて、S/H回路105から順次入力される画像強度信号とLUT112から入力される補正係数を積算することで実現する。

【0126】以降、S/P変換回路106および振幅変調回路111を経て、駆動パルス生成回路108に振幅変調パルスが入力され、列情報信号が付加される。本実施形態では、既に列情報信号の付加による発光分に関わる補正が補正回路113においてなされているために、パルス幅の短縮は行わない。

【0127】このようにして、振幅変調の場合には、列情報信号の付加による発光時間を画像強度信号の補正によって行うことができ、最終的に印加電圧が補正されることになる。よって、発光輝度に影響を与えることなく、画像表示装置上の位置を求めることができる。

【0128】本実施形態では、シリアル画像強度データを順次補正したが、パラレル画像強度データをアナログデータからデジタルデータに変換する際に、A/Dコンバータに入力するリファレンス電圧を列情報信号の発光パターンにあわせて故意に変えることで画像強度データの補正をしてもよい。

【0129】また、本実施形態はグレイコードを用いたが、2進コードや、他のデジタルコードでもよい。

【0130】【第5の実施形態】図8は、本発明の第5の実施形態に関わる画像表示装置の信号について説明するためのタイムチャートである。本実施形態に関わる画像表示装置は、パルス幅変調でも振幅変調でもよいが、同図では振幅変調の場合を示してある。本実施形態の特徴は、フィールド毎に列情報信号を反転させるところにある。

【0131】同図では、偶数フィールドの列情報信号はグレイコードで、奇数フィールドの列情報信号はグレイコードの補数で付加している。例えば、信号(j)では、偶数フィールドでは46を表すグレイコード(00000111001)を、奇数フィールドではその補

T112の出力データによって補正し、S/P変換回路106に対して出力する。具体的には、図7に示すように、本来の画像情報表示時間(実線)をTクロックとし、列情報信号を付加したとき(破線)の発光時間の増加分をtクロックとすると、実線と破線とで輝度が同じになるように、画像強度信号を式1により、補正する。

【0124】

(式1)

数(111111000110)を列情報信号として付加する。位置検出回路110では、タイミング信号発生回路104から、フィールドの偶奇を判断する信号を受け、偶数フィールドならばそのまま、奇数フィールドならば反転させたものをグレイコードとして認識する。

【0132】これにより、連続する2フィールドの平均で、列情報信号の付加による発光時間が全ての列において6クロックになるので、全ての列の画像表示時間を6クロック短縮することにより、列毎の発光強度の補正量を減少させることができ、また、変調信号の立ち上がりをH\_SYNCの立ち下がりから6クロック後(前記他の実施形態よりも6クロック前)にすることができるので、1H期間に占める画像表示期間を多く取ることができ、表示画像全体の輝度の向上が可能である。

【0133】本実施形態は、フィールド毎に付加する列情報信号のコードを反転させて時間軸上で平均化したが、行方向配線毎に反転させて空間上で平均化してもよいし、それらの組み合わせで平均化してもよい。

【0134】また、本実施形態はグレイコードを用いたが、2進コードや、他のデジタルコードでもよい。

【0135】【第6の実施形態】図9は、本発明の第6の実施形態に関わる画像表示装置の信号について説明するためのタイムチャートである。本実施形態に関わる画像表示装置は、パルス幅変調でも振幅変調でもよいが、同図では振幅変調の場合を示してある。本実施形態の特徴は、列情報信号の補数信号を付加するところにある。

【0136】図9の信号(j)～(1)に、第46～48列の列情報信号付き振幅変調信号を示してある。H\_SYNCの立ち下がりから12クロックの間に、列情報信号がグレイコードで付加され、次の12クロックの間に列情報信号の補数信号が付加されている。例えば、信号(j)では、46を表すグレイコードは000000111001なので、その補数111111000110を連続して付加する。

【0137】これにより、全ての列について、列情報信号に関わる発光時間は12クロック固定になるので、全ての列の画像表示時間を12クロック短縮するだけで、列毎の発光強度の補正は単純(場合によっては不要)になる。また、列情報補数信号の開始クロックは、振幅変調信号の立ち上がりと同時になるので、他の実施形態と比較して、1H期間が伸びることはない。

【0138】信号(n)は、列情報取り出しまスク信号であり、前述した他の実施形態と同様である。信号(q)は、列情報補数信号取り出しまスク信号であり、列情報取り出しまスク信号(n)の立ち下がりと同時に立ち上がり、12クロック後に立ち下がる。列情報取り出しまスク信号(n)と光センサ出力信号(m)をANDすることによって、列情報信号(o)が得られ、列情報補数信号取り出しまスク信号(q)と光センサ出力信号(m)をANDすることによって、列情報補数信号(r)が得られる。

【0139】この2つの信号(o), (r)を用いれば、タッチペン109が、素子と素子の境目を指している場合についても、それを知ることができる。図10に、タッチペン109が第46列の素子と第47列の素子の境目を指していて、両方の素子の発光が光センサに入射した場合を示している。図10の信号(j), (k)は、第46列および第47列の列情報信号と列情報補数信号の発光パターンを示し、信号(m)は、光センサが受光した、信号(j)と(k)の和信号を示してある。この信号から、列情報信号(o)と列情報補数信号(r)を取り出すと、示す列番号がそれぞれ46列と47列であり、その間をタッチペン109が指していることが分かる。

【0140】もし、2つの信号(o), (r)が示す列番号が2以上違えば、受光エラーとして、次のフレームを待つようなパリティチェックをすることもできる。

【0141】本実施形態では、列情報信号と列情報補数信号の発光クロック数の和が必ず12クロックであり、所用クロック数は24クロックなので、1Hの期間を全て列情報信号と列情報補数信号とに割り当てることもできる。すると、クロックは最低1H/24の速度にすることができる。

【0142】尚、上記各実施形態では、各列を特定する列情報を実際に表示する画像情報に基づく信号に先立つものとして説明したが、逆であっても構わない。

【0143】また、1ライン単位に表示する装置を例にして説明したが、上記の実施形態の記載から明らかなように、指示位置を特定するパターンで表示させれば良いわけであるから、列単位であっても、場合によっては1画面同時に表示させる場合にあっても適用できることは容易に理解できよう。

【0144】また、上記実施形態では、画像表示装置とタッチペンとが一体になっている例を説明したが、例えば、パーソナルコンピュータの表示装置として上記の画像形成装置を用い、タッチペン109をパソコンに接続する場合であっても構わない。パソコン側では、画像形成装置に1ライン単位に出力するタイミングをモニタしていればこと足りるからである。したがって、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用しても良い。

【0145】また、本発明の目的は、上述した実施形態の機能を実現するソフトウェアのプログラムコードを記憶した記憶媒体を、システム或いは装置に供給し、そのシステム或いは装置のコンピュータ(またはCPUやMPU)が記憶媒体に格納されたプログラムコードを読み出して実行することによっても、達成されることは言うまでもない。

【0146】この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

【0147】プログラムコードを供給するための記憶媒体としては、例えばフロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性メモリカード、ROM等を用いることができる。

【0148】また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼動しているOSなどが実際の処理の一部または全部を行ない、その処理によって実施形態の機能が実現される場合も含まれることは言うまでもない。

【0149】更に、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された拡張機能ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行ない、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0150】以上説明したように本実施形態によれば、線順次走査の画像表示装置においても、表示画像の階調を損なうことなく、タッチペン等の指示装置が指している画面上の位置を正確に知ることができる。また、必要に応じて、さらに、第2の実施形態によれば、誤認率が大幅に減る。

【0151】また、第6の実施形態によれば、エラー検出ができるとともに、指示装置が素子と素子の間を指していることを知ることもできる。

【0152】列情報信号や列情報補数信号の1H内における位置にかかわらず、同様の効果がある。

【0153】

【発明の効果】以上説明したように本発明によれば、ライン順次等、まとまった画素を同時に駆動表示する場合でも指示位置を検出することが可能になる。

【0154】

【図面の簡単な説明】

【図1】第1の実施形態における装置のブロック構成図である。

【図2】第1の実施形態における動作を説明するためのタイミングチャートである。

【図3】第2の実施形態における動作を説明するためのタイミングチャートである。

【図4】第3の実施形態における装置のブロック構成図である。

【図5】第3の実施形態における動作を説明するためのタイミングチャートである。

【図6】第4の実施形態における装置のブロック構成図である。

【図7】振幅補正を説明するための図である。

【図9】第3の実行形態における動作を説明するためのタイミングチャートである。

【図2】第6の実施形態における動作を説明するためのタイミングチャートである。

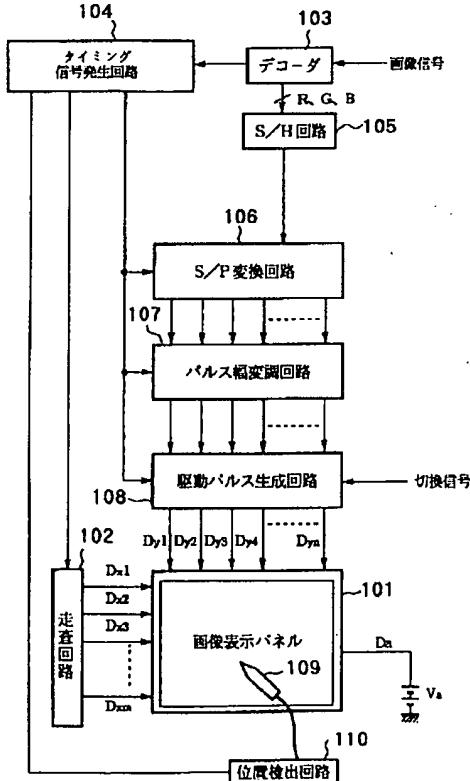
【図1-1】実施形態における第一回ビレバウエル

【図1-1】実施形態におけるクレイコートとハイナリコードとの対応関係を示す図である。

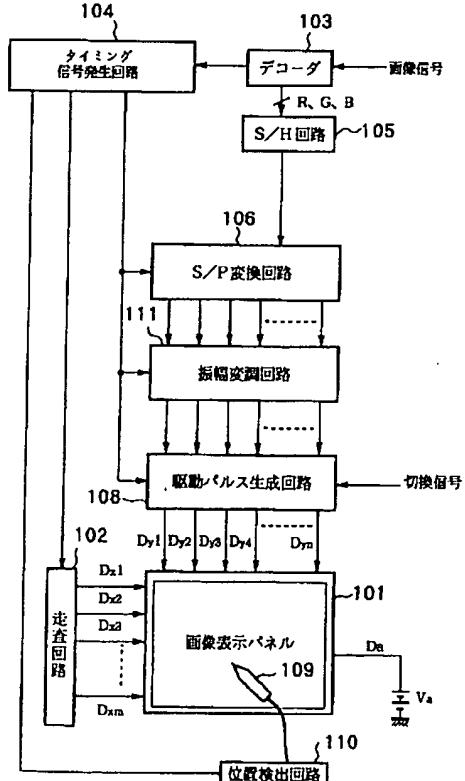
【図1-2】実施形態における画像表示装置の表示パネルの一部切り欠いて示す斜視図である。

【図1】

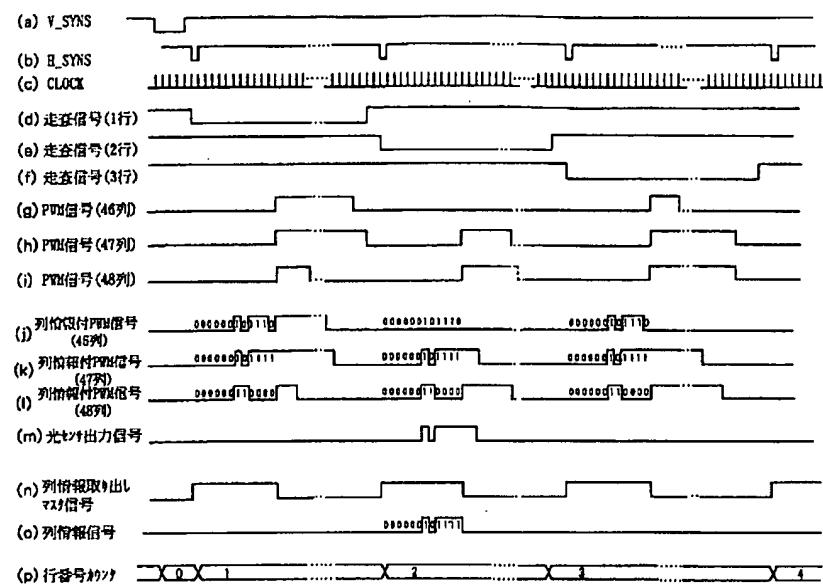
【図1】



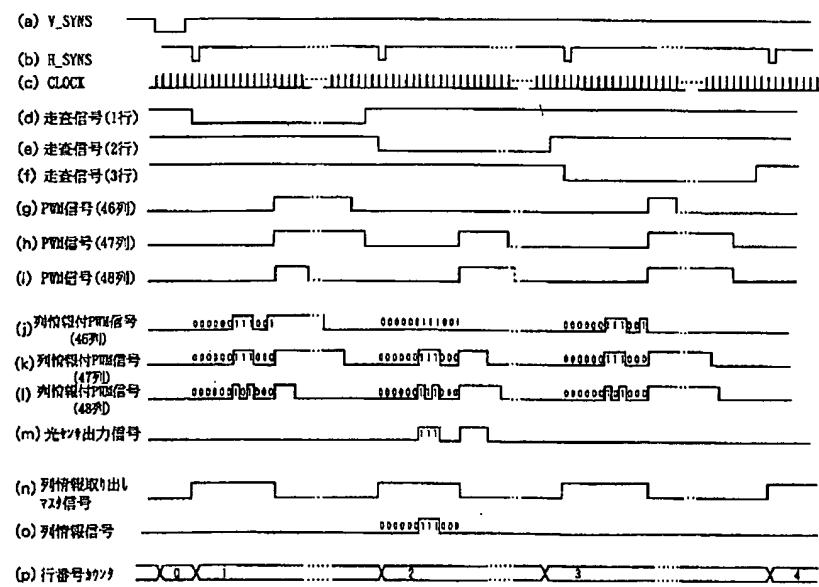
【図4】



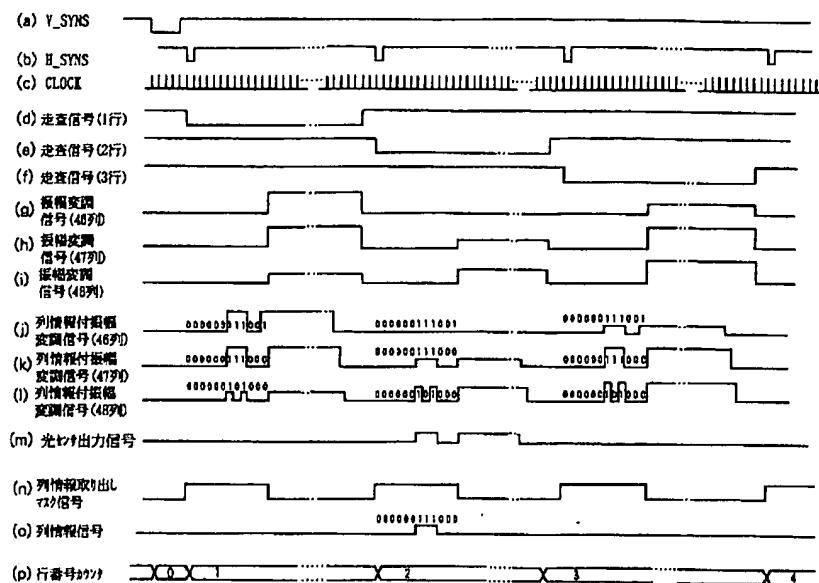
【図2】



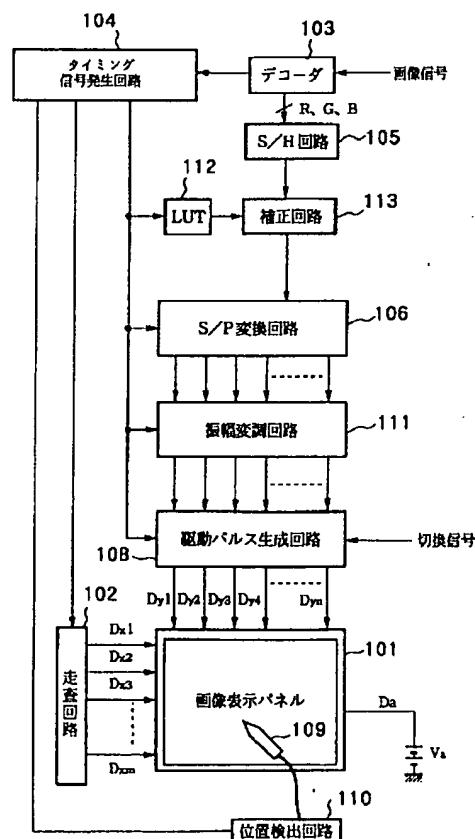
【図3】



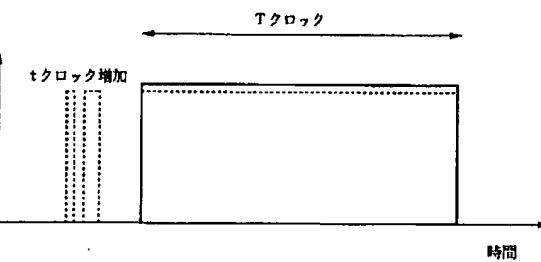
【図5】



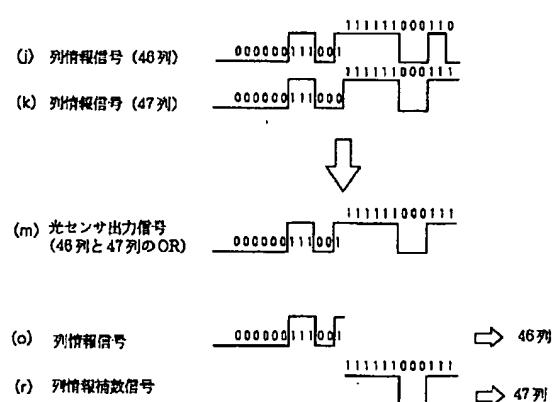
【図6】



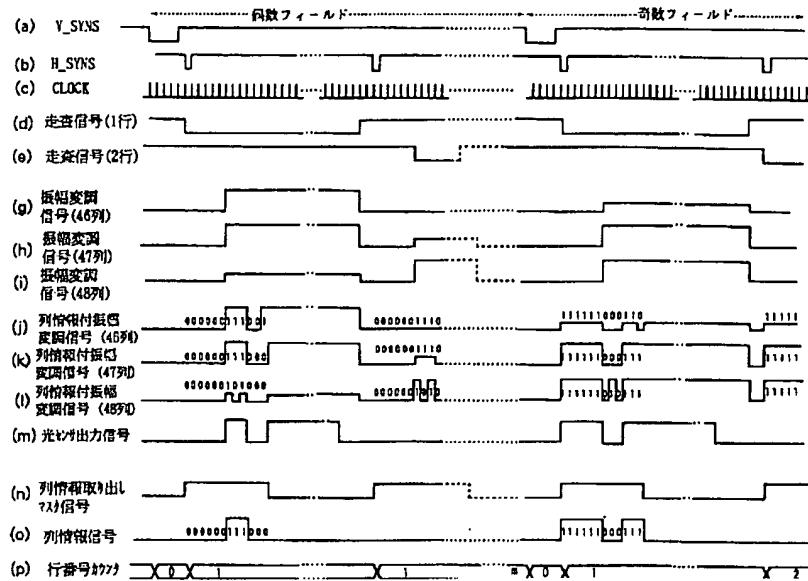
【図7】



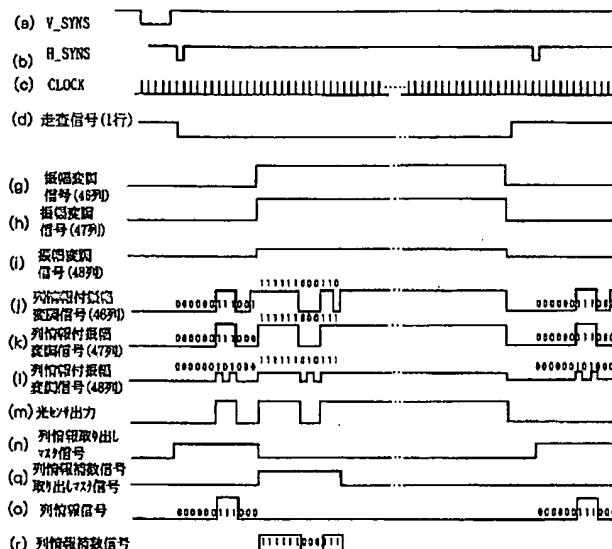
【図10】



【図8】



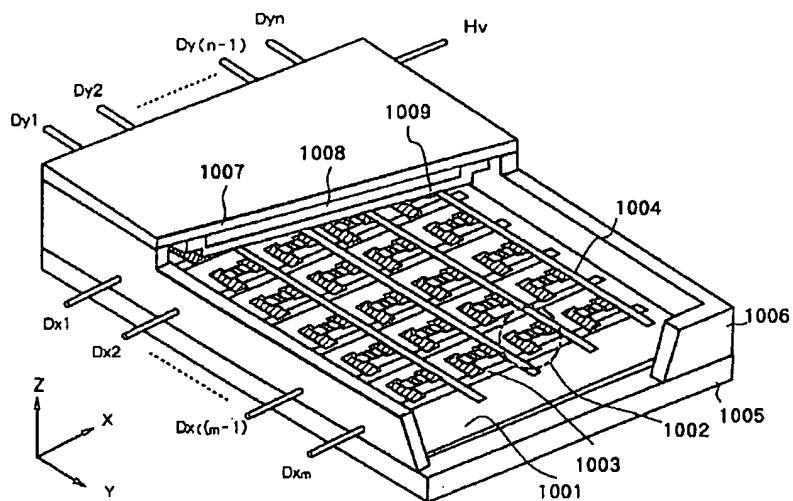
【図9】



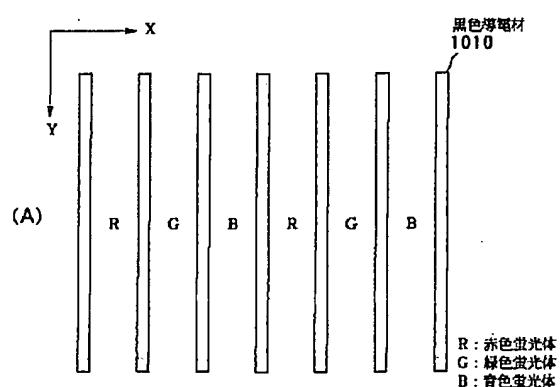
【図11】

行	2ビット-F	フレーム-F
0	00000000	00000000
1	00000001	00000001
2	00000010	00000011
3	00000011	00000010
4	00000100	00000110
5	00000101	00000111
6	00000110	00000100
7	00000111	00000101
8	00001000	00000110
9	00001001	00000111
10	00001010	00001000
11	00001011	00001001
12	00001100	00001010
13	00001101	00001011
14	00001110	00001100
15	00001111	00001101
16	00010000	00001110
17	00010001	00010000
18	00010010	00010001
19	00010011	00010010
20	00010100	00011110
21	00010101	00011111
22	00010110	00011101
23	00010111	00011100
24	00011000	00011000
25	00011001	00011001
26	00011010	00011011
27	00011011	00011010
28	00011100	00011100
29	00011101	00011101
30	00011110	00011110
31	00011111	00011111
32	00100000	00110000
33	00100001	00110001
34	00100010	00110011
35	00100011	00110010
36	00100100	00110010
37	00100101	00110111
38	00100110	00110100
39	00100111	00110100
40	00101000	00111100
41	00101001	00111101
42	00101010	00111110
43	00101011	00111111
44	00101100	00111100
45	00101101	00111101
46	00101110	00111100
47	00101111	00111100
48	00110000	00110000
49	00110001	00110001
50	00110010	00110010
51	00110011	00110011
52	00110100	00110110
53	00110101	00110111
54	00110110	00110101
55	00110111	00110110
56	00111000	00110000
57	00111001	00110001
58	00111010	00110011
59	00111011	00110010
60	00111100	00110010
61	00111101	00110011
62	00111110	00110001
63	00111111	00100000
64	01000000	01100000
65	01000001	01100001
66	01000010	01100001
67	01000011	01100010
68	01000100	01100110
69	01000101	01100111
70	01000110	01100100
71	01000111	01100100
72	01001000	01101100
73	01001001	01101101
74	01001010	01101110
75	01001011	01101110
76	01001100	01101000
77	01001101	01101001
78	01001110	01101001
79	01001111	01101000
80	01010000	01111100
81	01010001	01111101
82	01010010	01111111
83	01010011	01111110
84	01010100	01111110
85	01010101	01111111
86	01010110	01111101
87	01010111	01111100
88	01011000	01110100
89	01011001	01110101
90	01011010	01110111
91	01011011	01110110
92	01011100	01110010
93	01011101	01110001
94	01011110	01110001
95	01011111	01110000
96	01011100	01101100
97	01100001	01101001
98	01100000	01101001
99	01100001	01101000
100	01100010	01101010
101	01100011	01101011
102	01100100	01101001
103	01100101	01101100
104	01100110	01101100
105	01100111	01101101
106	01101000	01101111
107	01101001	01101110
108	01101010	01101100
109	01101011	01101111
110	01101100	01101100
111	01101101	01101111
112	01101110	01101100
113	01101111	01101101
114	01110000	01101100
115	01110001	01101101
116	01110010	01101110
117	01110011	01101111
118	01110100	01101101
119	01110101	01101110
120	01110110	01101100
121	01110111	01101101
122	01111000	01101111
123	01111001	01101100
124	01111010	01101110
125	01111011	01101101
126	01111100	01100000
127	01111111	01100001

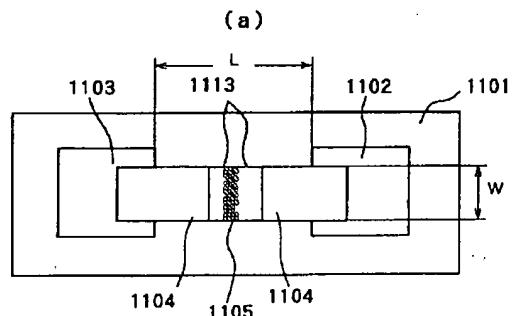
【図12】



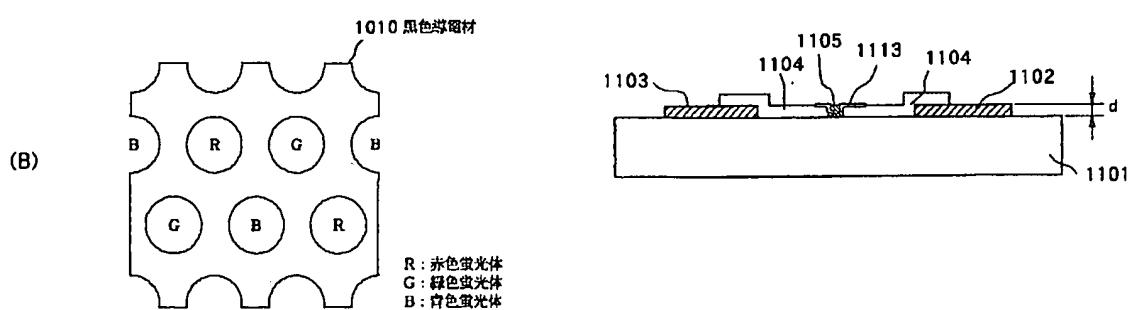
【図13】



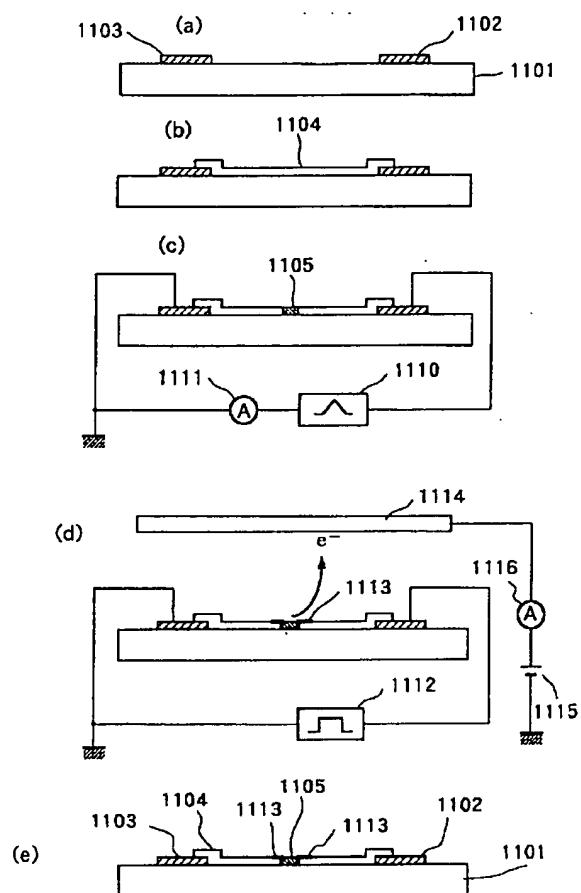
【図14】



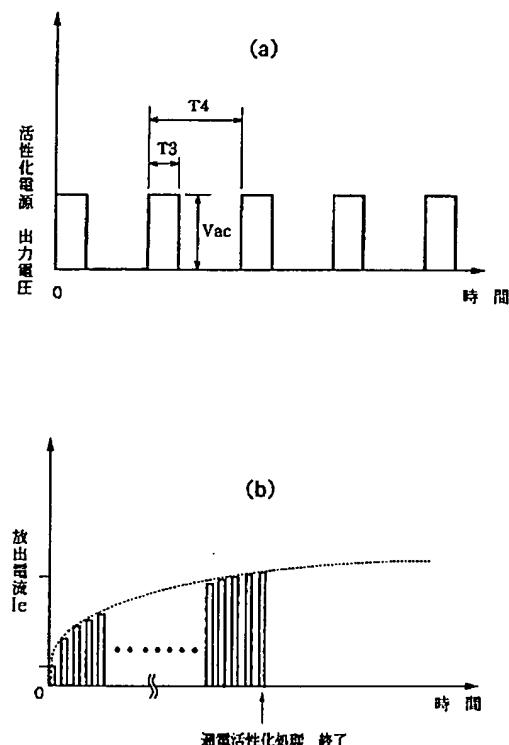
(b)



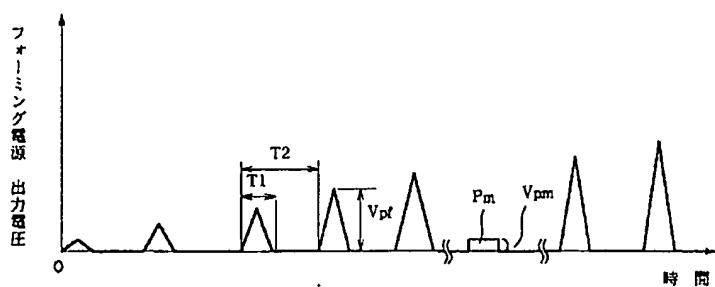
【図15】



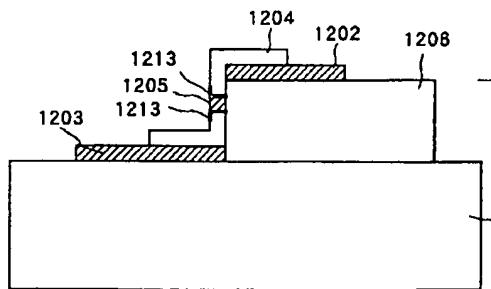
【図17】



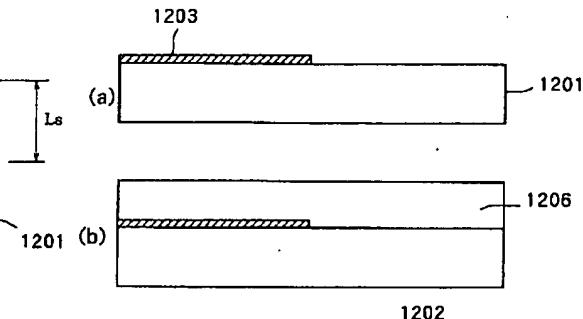
【図16】



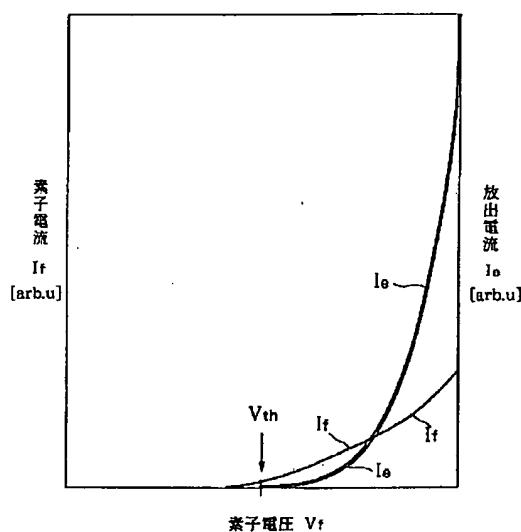
【図18】



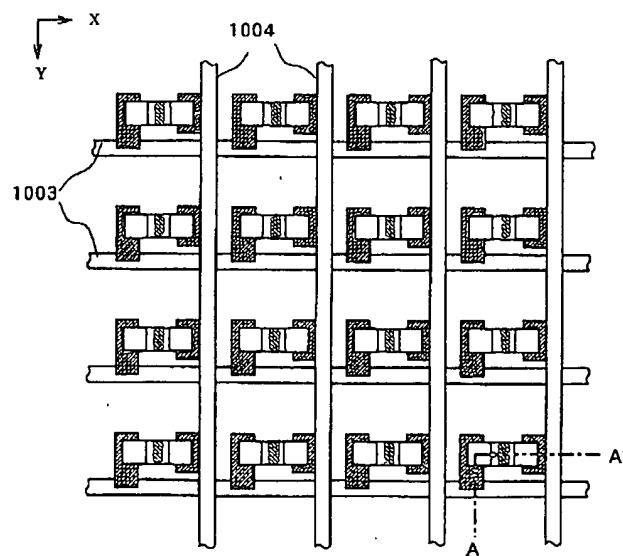
【図19】



【图20】



【图21】



【図22】

